

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-130227

(43) 公開日 平成8年(1996)5月21日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 Q	7726-4E		
	3 2 1 Z			
21/285	3 0 1 R			

審査請求 未請求 請求項の数9 F D (全 5 頁)

(21) 出願番号 特願平6-292250

(22) 出願日 平成6年(1994)10月31日

(71) 出願人 000139333
株式会社ワールドメタル
大阪府大阪市城東区東中浜3丁目2番24号

(72) 発明者 林田 英徳
大阪府大阪市城東区東中浜3-2-24 株
式会社ワールドメタル内

(72) 発明者 土屋 昇二
大阪府大阪市城東区東中浜3-2-24 株
式会社ワールドメタル内

(72) 発明者 上田 重昭
大阪府大阪市城東区東中浜3-2-24 株
式会社ワールドメタル内

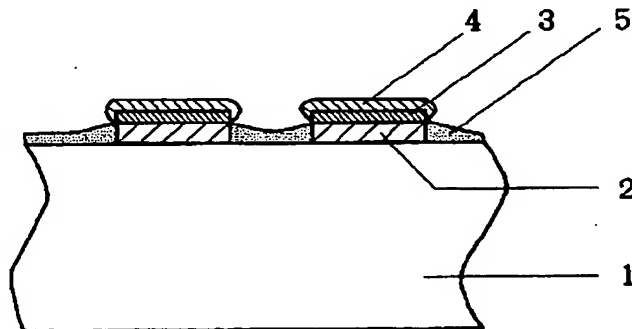
(74) 代理人 弁理士 田治米 登 (外1名)

(54) 【発明の名称】 半導体チップ、半導体チップの端子の形成方法及び半導体チップの接合方法

(57) 【要約】

【目的】 半導体チップの入出力端子の半田づけ性、基板に対する密着性、ボンディング性を大きく向上させ、半田バンプを形成することなく半導体チップを基板へワイヤーレスボンディングで直接的に実装できるようにする。特に、リペア工程においても高い密着強度で半導体チップを基板に実装できるようにする。

【構成】 半導体チップの入出力端子を、アルミニウム等の基材金属層2と、その上に順次積層されたニッケル合金薄層3及び貴金属薄層4とから構成する。ニッケル合金薄層3としては、Niを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有する合金層を無電解メッキにより形成する。また、入出力端子の基材金属層2上にニッケル合金薄層3と貴金属薄層4とを積層後、熱処理により各層の界面の密着強度を向上させる。



(2)

1

【特許請求の範囲】

【請求項1】 入出力端子が、基材金属層とその上に順次積層されたNi合金薄層及び貴金属薄層とからなり、該Ni合金薄層がNiを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有する合金からなることを特徴とする半導体チップ。

【請求項2】 Ni合金薄層が、さらにP、B、Sn及びPbの少なくとも1種を含有する合金からなる請求項1記載の半導体チップ。

【請求項3】 基材金属層がアルミニウム系金属からなる請求項1又は2記載の半導体チップ。

【請求項4】 基材金属層の表面がパラジウム水溶液で表面処理されている請求項1～3のいずれかに記載の半導体チップ。

【請求項5】 貴金属薄層が、Au、Pt、Pd、Pd-Pb-P、Pd-Pb-B、Pd-Pb-In、Pd-Pb-Sn-P、Pd-Pb-Sn-B、Pd-Sn-P、Pd-Sn-B、Pd-Sn-In、Ni-Pd、Pd-Ni-Sn、Pd-Pb-In-P又はPd-Pb-Sn-In-Pからなる請求項1～4のいずれかに記載の半導体チップ。

【請求項6】 半導体チップの入出力端子を構成する基材金属層上に無電解メッキ法により、Niを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有するニッケル合金薄層を形成し、更に、そのニッケル合金薄層上に無電解メッキ法により貴金属薄層を形成し、熱処理することを特徴とする請求項1～5のいずれかに記載の半導体チップの端子の形成方法。

【請求項7】 基材金属層の表面をパラジウム水溶液で下地処理した後に、その上に無電解メッキ法によりニッケル合金薄層を形成する請求項6記載の形成方法。

【請求項8】 基材金属層の表面をエッチング液で洗浄後、パラジウム水溶液で下地処理する請求項7記載の形成方法。

【請求項9】 請求項1～5のいずれかに記載の半導体チップの入出力端子を該半導体チップを搭載すべき配線基板の電極パッドと重ね合わせ、その重なった部分を加熱することにより両者を接合することを特徴とする半導体チップの接合方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、基板への密着性、ボンディング性を向上させた入出力端子を有する半導体チップに関する。また、本発明は、そのような半導体チップの端子の形成方法及び配線基板の電極パッドとの接合方法に関する。

【0002】

【従来の技術】 従来より、半導体チップを基板に実装す

2

る方法としては、ワイヤーボンディング法や、金バンプ法、半田バンプ法といったワイヤーレスボンディング法が採用されているが、特に、近年では、半導体装置の高密度実装化に伴い、MCM (Multi-Chip Module) の製造に際して半導体チップの実装面積を低減させることができ、実装コストの点でも有利な半田バンプ法の使用が増大している。

【0003】ところで、半導体チップの入出力端子は、一般に、アルミニウム又はアルミニウム合金といったアルミニウム系金属から構成されている。しかしながら、アルミニウム系金属は半田づけ性が低いため、半導体チップの入出力端子を構成しているアルミニウム系金属に直接半田バンプを形成し、基板に実装しても、基板に対する接着性やボンディング性を十分に向上させることができない。また、アルミニウム系金属のみからなる端子は耐蝕性も低い。したがって、アルミニウム系金属からなる端子に直接半田バンプを形成する方法は、MCMの製造には適していない。

【0004】そこで、アルミニウム系金属からなる入出力端子への半田バンプの形成方法としては、まず、入出力端子上に、ニッケル、銅、クロム等のバリアメタルを真空法で形成し、次いでその上に数十 μ mの半田バンプを真空法で形成することがなされている。

【0005】

【発明が解決しようとする課題】 しかしながら、半導体チップの入出力端子に真空法でバリアメタルを形成後、さらに真空法で半田バンプを形成するためには、本来的に大掛かりな製造設備が必要となり、また生産性も低くなるので、結果的に実装コストが高くなるという問題があった。また、複数のバンプを形成した場合にバンプの高さ方向が不均一になりやすく、そのために複数のバンプを同時に接続するときの接合信頼性を全てのバンプについて確保することが困難になるという問題もあった。

【0006】さらに、従来の半田バンプを用いて半導体チップを基板にダイレクトに接合した場合には、半田の応力により半導体チップの入出力端子と半田バンプとの間に接合不良が生じる場合があるという問題もあった。

【0007】また、半導体チップとしてLSIを基板に実装するに際しては、その最終の実装に至るまでに、一般に、一旦接合したLSIを取り外し、再度接合するというリペア（修復）工程が含まれるが、従来の半田バンプを形成した半導体チップでは、このリペア工程後の基板との密着性が不十分であり、これによって接続不良が生じるという問題があった。

【0008】本発明は以上のような従来技術の課題を解決しようとするものであり、半導体チップの入出力端子の半田づけ性、基板に対する密着性、ボンディング性を大きく向上させ、半田バンプを形成することなく半導体チップを基板へワイヤーレスボンディングで直接的に接合信頼性高く実装できるようにし、また、リペア工程に

50

(3)

3

おける半導体チップの密着性を向上させ、それにより半導体チップを基板に低コストに高密度実装できるようにすることを目的とする。

【0009】

【課題を解決するための手段】本発明者は、半導体チップの入出力端子、特にアルミニウム系金属からなる端子に、まず無電解メッキ法などにより特定のニッケル合金薄層を形成し、次に、そのニッケル合金薄層上に無電解メッキ法などにより貴金属薄層を形成すると端子の半田づけ性、基板に対する密着性、ボンディング性及び耐蝕性が飛躍的に向上し、また接合信頼性も大きく高まり、上記の目的が達成できることを見出し、本発明を完成させるに至った。

【0010】即ち、本発明は、入出力端子が、基材金属層とその上に順次積層されたNi合金薄層及び貴金属薄層とからなり、該Ni合金薄層がNiを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有する合金からなることを特徴とする半導体チップを提供する。

【0011】また、本発明は、このような半導体チップの入出力端子の形成方法として、半導体チップの入出力端子を構成する基材金属層上に無電解メッキ法により、Niを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有するニッケル合金薄層を形成し、更に、そのニッケル合金薄層上に無電解メッキ法により貴金属薄層を形成し、熱処理することを特徴とする方法を提供する。

【0012】また、このような入出力端子を有する半導体チップを基板に実装する方法として、半導体チップの入出力端子を、該半導体チップを実装すべき配線基板の電極パッドと重ね合わせ、その重なった部分を加熱することにより両者を接合する方法を提供する。

【0013】以下、本発明を詳細に説明する。

【0014】本発明の半導体チップは、図1に示したように、半導体チップのシリコン基板1の入出力端子を構成する基材金属層2の上に、ニッケル合金薄層3及び貴金属薄層4が順次積層されていることを特徴としている。ここで、基材金属層2の側面には、パッシベーション層5が形成されている。

【0015】入出力端子を構成する基材金属層2としては、従来より半導体チップの端子材料として使用されているアルミニウム又はアルミニウム合金等のアルミニウム系金属を好ましく使用することができる。

【0016】本発明において、基材金属層2上のニッケル合金薄層3は、Niを主成分とし、Cu、Mn、Mg、Cr、Si、W、Au、Ti及びVの少なくとも1種を含有する合金からなる薄層とする。このニッケル合金薄層3には、さらにP、B、Sn及びPb等の他の元素を1種以上含有させてもよい。特に、拡散性の点から、Ni-Cu-P、Ni-Mn-P等の薄層とするこ

4

とが好ましい。

【0017】後述するように、ニッケル合金薄層3の形成に際して、このような特定の合金成分の薄膜を形成し、熱処理すると、この合金薄層とアルミニウム系金属等からなる基材金属層2とはその界面で成分金属が容易に相互拡散して合金化する。したがって、ニッケル合金薄層3は基材金属層2に対して高い密着強度を有するものとなる。よって、半導体チップを基板に実装した場合の接合強度を大きく高めることができる。例えば、アルミニウム系金属からなる基材金属層2上にNi合金薄層3としてNi-Cu-P薄層(厚さ3 μ m)を形成し、その上に貴金属薄層4としてAu薄層(厚さ0.1 μ m)を形成し、温度150~550℃で熱処理すると、得られる端子の垂直方向の引っ張り強度は400~500g/cm²と大きい値となる。これに対して、アルミニウム系金属からなる入出力端子の基材金属層上にNi-P薄層(厚さ3 μ m)を形成し、その上にAu薄層(厚さ0.1 μ m)を形成し、同様の温度で熱処理したものの垂直方向の引っ張り強度は100~200g/cm²にすぎない。

【0018】ニッケル合金薄層3の厚みは、当該半導体チップの配線基板への実装方法などにより異なるが、約0.3~20 μ m、好ましくは約1~10 μ mとする。

【0019】本発明の半導体チップの端子の形成方法においては、このようなニッケル合金薄層3を無電解メッキ法により形成する。これにより、複数の入出力端子上にニッケル薄層を所定の厚さにばらつきなく形成することが容易となる。

【0020】無電解メッキ法で使用する無電解メッキ液やメッキ条件などは適宜選択することができる。例えば、ニッケル合金薄層3としてNi-Cu-P合金層を形成する場合、ニッケル合金メッキ浴として、硫酸ニッケル1~100g/l、好ましくは3~20g/l、硫酸銅0.1~50g/l、好ましくは1~10g/l、酢酸カリウム又はクエン酸カリウム0.1~100g/l、好ましくは3~20g/l、ロッセル塩1~100g/l、好ましくは5~30g/l及び次亜リン酸カリウム1~50g/l、好ましくは3~30g/lからなる硫酸ニッケル水溶液を使用し、pH3~10、好ましくはpH4~8、浴温50~100℃、好ましくは85~95℃という条件で無電解メッキすることによりニッケル合金薄層3を好ましく形成することができる。さらに、このようなニッケルメッキ液には、酢酸鉛0.01~10g/l、好ましくは0.05~5g/lを加えることが、良好なメッキ層を形成する上で好ましい。

【0021】また、無電解ニッケル合金メッキに先立ち、ニッケル合金薄層3と基材金属層2との密着性を高めるために、基材金属層2の表面を必要に応じてエッチング液で洗浄し、パラジウム水溶液で下地処理しておくことが特に好ましい。

50

(4)

5

【0022】この場合、エッチング液としては、アルミニウム系金属からなる入出力端子とニッケル合金薄層との密着性及び両層の相互拡散性の点から、1～5% HNO_3 水溶液を使用することが好ましい。

【0023】また、下地処理用のパラジウム水溶液としては、入出力端子がファインパターンである場合でもその基材金属層2に選択的にパラジウムを析出させることができ、しかも半導体チップをエッチングしたり汚染したりしないような組成のものを使用する。例えば、好ましいパラジウム水溶液としては、塩化パラジウム0.01～10g/l、好ましくは0.1～3g/l、35%塩酸0.01～50ml/l、好ましくは0.1～10ml/l及びクエン酸カリウム1～100g/l、好ましくは3～50g/lからなる塩化パラジウム水溶液を例示することができる。また、このような塩化パラジウム水溶液は、pH1～11、好ましくはpH3～9で温度0～70℃、好ましくは5～50℃で使用することが好ましい。

【0024】パラジウム水溶液としては、以上のような塩化パラジウム水溶液の他に、クエン酸パラジウム、リンゴ酸パラジウム、コハク酸パラジウム等の有機酸パラジウム溶液等も使用することができる。

【0025】ニッケル合金薄層3上の貴金属薄層4としては、金、パラジウム、白金などの薄層を形成する。特に、耐蝕性などの点からは金薄層が好ましく、また、半田づけ性、応力、融点、拡散性の点からは、Pd-Pb-P、Pd-Pb-B、Pd-Pb-In、Pd-Pb-Sn-P、Pd-Pb-Sn-B、Pd-Sn-P、Pd-Sn-B、Pd-Sn-In、Ni-Pd、Pd-Ni-Sn、Pd-Pb-In-P又はPd-Pb-Sn-In-Pを形成することが好ましい。

【0026】貴金属薄層4の厚みは、半導体チップを配線基板に実装する際に使用する加熱手段などにより異なるが、約0.005～50μm、好ましくは約0.01～30μm、より好ましくは約0.01～5μmとする。

【0027】このような貴金属薄層4は、無電解メッキ法により好ましく形成することができ、使用する無電解メッキ液やメッキ条件などは適宜選択することができる。例えば、金メッキ液として、 $\text{KAu}(\text{CN})_2$ 0.1～30g/l、好ましくは0.5～10g/l、クエン酸カリウムもしくはアンモニウム0.5～200g/l、好ましくは5～50g/l、及び必要に応じて KOH 0.1～20g/l、好ましくは0.5～5g/l又は次亜リン酸アンモニウム1～100g/l、好ましくは3～50g/lからなるシアン化金カリウム水溶液を使用し、pH2～10、好ましくはpH3～8、浴温30～100℃、好ましくは60～95℃という条件で無電解メッキすることにより貴金属薄層4を好ましく形成することができる。

6

【0028】本発明の半導体チップの端子の形成方法においては、貴金属薄層4を形成した後、熱処理する。これにより、半導体チップの入出力端子の基材金属層2とニッケル合金薄層3と貴金属薄層4の各層の界面で相互に成分金属の拡散を起こさせ、合金化し、各層の密着強度を大きく高めることが可能となる。

【0029】熱処理温度は、基材金属層2、ニッケル合金薄層3及び貴金属薄層4の構成金属の種類等により適宜定めることができるが、通常150～550℃とすることが好ましい。

【0030】このようにして端子が形成された本発明の半導体チップでは、その入出力端子を、半導体チップを搭載すべき配線基板の電極パッドに重ね合わせ、その重なった部分を、赤外線、超音波、加熱子などの加熱手段により加熱し、好ましくは同時に加圧することにより、半導体チップの入出力端子と配線基板の電極パッドとを接合することができる。例えば、配線基板の電極パッド表面に半田層が形成されている場合には、その半田層に半導体チップの入出力端子を直接重ね合わせて約200～300℃の温度で熱圧着することによりダイレクトに配線基板に実装することができる。この他、本発明の半導体チップは、TAB法によっても良好に接合することができ、導電性樹脂または異方性導電性接着剤を用いた接合方法によっても良好に接合することができる。

【0031】

【作用】本発明の半導体チップは、その入出力端子が、アルミニウム等の基材金属層と、その上に密着性よく順次積層されたニッケル合金薄層及び貴金属薄層からなるので、端子の半田づけ性、基板に対する密着性、ボンディング性及び耐蝕性が飛躍的に向上したものとなる。特に、入出力端子の基材金属層を予めパラジウム水溶液で下地処理し、その上に無電解メッキ法によりNi-Cu-P等のニッケル合金薄層を形成し、さらにその上に無電解メッキ法によりPd-Pb-P、Pd-Pb-B、Pd-Pb-In、Pd-Pb-Sn-P、Pd-Pb-Sn-B、Pd-Sn-P、Pd-Sn-B、Pd-Sn-In、Ni-Pd、Pd-Ni-Sn、Pd-Pb-In-P又はPd-Pb-Sn-In-P等の貴金属薄層を形成し、さらに熱処理して得た本発明の半導体チップは、入出力端子上の各層の密着性が大きく向上し、信頼性の優れた端子となる。従って、半導体のベアチップをワイヤーレスでダイレクトに配線基板に実装することが可能となり、リペア工程においても優れた密着強度で基板に再実装することが可能となる。よって、本発明の半導体チップを使用することによりMCMの生産性を大きく向上させることが可能となる。

【0032】さらにこの場合、ニッケル合金薄層及び貴金属薄層は複数の入出力端子上に所定の厚さに一様に形成することができるので、MCMの製造において、複数の端子全ての接続信頼性を確保することが可能となる。

(5)

7

【0033】

【実施例】

実施例1

C-MOSの入出力端子である $2\mu\text{m}$ 厚のアルミニウム端子を、まず中性溶剤を使用して 30°C で2分間洗浄し、純水洗浄した。さらに、アルミニウム酸化物を除去するために、 $1\%\text{HNO}_3$ で30秒処理し、純水洗浄した。

【0034】次いで、パラジウム下地処理液として、塩化パラジウム 0.1g/l 、 35% 塩酸 0.1ml/l 及びクエン酸カリウム 2g/l からなる塩化パラジウム水溶液を調製し、この水溶液にアルミニウム端子を、 $\text{pH}4.2$ 、 10°C で40秒間浸漬することにより下地処理した。この下地処理により、アルミニウム端子の表面に、極めて薄いパラジウム膜が形成された。

【0035】次に、無電解ニッケルメッキ液として、硫酸ニッケル 10g/l 、クエン酸カリウム 20g/l 、硫酸銅 5g/l 、ロッセル塩 20g/l 、次亜リン酸ソーダ 20g/l からなる硫酸ニッケル水溶液を調製し、この水溶液を使用して、下地処理が施されたアルミニウム端子に対し、 $\text{pH}5.0$ 、 90°C で20分間無電解メッキを行った。その結果、厚さ $5\mu\text{m}$ の無電解ニッケル合金メッキ層（合金組成： $\text{Ni}89\%$ 、 $\text{Cu}5\%$ 、 $\text{P}6\%$ ）が形成された。

【0036】次に、無電解金メッキ液として、 $\text{KAu}(\text{CN})_2$ 10g/l 、クエン酸カリウム 20g/l 及び次亜リン酸ソーダ 10g/l からなるシアン化金カリウム水溶液を調製し、この水溶液を使用して、表面に無電解ニッケル合金メッキ層が形成されたアルミニウム端子に対し、 $\text{pH}5$ 、 90°C で10分間無電解金メッキを行った。その結果、厚さ $0.1\mu\text{m}$ の金メッキ層が形成された。これを純水で洗浄し、乾燥させ、さらに 350°C 、 10^{-3}Torr で20分間ベーキングすることにより熱処理し、本発明の半導体チップを得た。

【0037】このようにして得られた半導体チップの入出力端子を半田メッキ線に対して半田付けし、垂直方向の引っ張り剥離テストを行った。その結果、剥離強度は $460\sim480\text{g/cm}^2$ であった。

【0038】また、上記のようにして得られた半導体チップをCOB技術により配線基板に実装した。即ち、リ

8

ジッドなガラスエポキシ配線基板の半田電極パッドに半導体チップの入出力端子部を位置合わせし、 260°C で熱圧着して両者を接合した。これにより、同様の半導体チップをワイヤーボンディングで配線基板に実装した場合に比べて半導体チップの実装に要する接続スペースが約 $1/10$ となり、実装コストも約 $1/10$ となり、さらに、半導体チップの実装に要する配線距離が短縮されるので、応答速度も約 $1/3$ に短縮することができた。また、実装時のリペア工程においても半導体チップを良好に接合することができた。

【0039】比較例1

実施例1の無電解ニッケル合金メッキ層（合金組成： $\text{Ni}89\%$ 、 $\text{Cu}5\%$ 、 $\text{P}6\%$ ）の形成に代えて、 Cu を含有しない無電解ニッケル合金層（合金組成： $\text{Ni}91\%$ 、 $\text{P}9\%$ ）を形成する以外は実施例1を繰り返して比較例の半導体チップを形成した。

【0040】この半導体チップの入出力端子の剥離強度を実施例1と同様にテストしたところ、剥離強度は 220g/cm^2 にしかすぎなかった。

【0041】また、実施例1と同様にガラスエポキシ配線基板に実装したところ、リペア工程において部分的に接合不良となり、入出力端子の密着強度が不足していることがわかった。

【0042】

【発明の効果】本発明の半導体チップによれば、入出力端子の半田づけ性、配線基板に対する密着性、ボンディング性が大きく向上し、半田バンプを形成することなく半導体チップを基板へワイヤーレスボンディングで直接的に低コストで実装することが可能となる。さらに、リペア工程においても優れた密着強度で半導体チップを基板に実装することが可能となる。

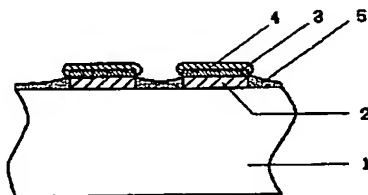
【図面の簡単な説明】

【図1】本発明の半導体チップの断面図である。

【符号の説明】

- 1 シリコン基板
- 2 基材金属層
- 3 ニッケル合金薄層
- 4 貴金属薄層
- 5 パッシベーション層

【図1】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-130227

(43)Date of publication of application : 21.05.1996

(51)Int.Cl.

H01L 21/60
H01L 21/60
H01L 21/285

(21)Application number : 06-292250

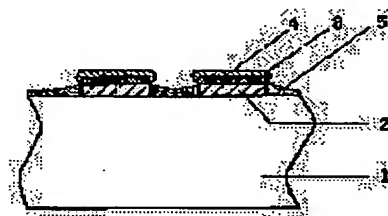
(71)Applicant : WORLD METAL KK

(22)Date of filing : 31.10.1994

(72)Inventor : HAYASHIDA HIDENORI
TSUCHIYA SHOJI
UEDA SHIGEAKI**(54) SEMICONDUCTOR CHIP, FORMING METHOD OF SEMICONDUCTOR CHIP TERMINAL AND BONDING METHOD OF SEMICONDUCTOR CHIPS****(57)Abstract:**

PURPOSE: To remarkably improve solderability of I/O terminals of a semiconductor chip, adhesion to a board, and bonding quality, directly mount a semiconductor chip on the board by wireless bonding without forming solder bumps, and in particular, mount a semiconductor chip on a board with high adhesion in a repair process.

CONSTITUTION: The I/O terminal of a semiconductor chip is constituted of a base material metal layer 2 like aluminum, and a nickel alloy thin layer 3 and a noble metal thin layer 4 which are laminated in order on the layer 2. As the nickel alloy thin layer 3, an alloy layer wherein Ni is used as the main component, and at least one kind out of Cu, Mn, Mg, Cr Si, W, Au, Ti and V is contained is formed by electroless plating. After the nickel alloy thin layer 3 and the noble metal thin layer 4 are laminated on the base material metal layer 2 of the I/O terminal, the interfacial adhesion of layers is improved by heat treatment.

**LEGAL STATUS**

[Date of request for examination] 17.05.2001

[Date of sending the examiner's decision of rejection] 18.02.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor chip which an input/output terminal consists of nickel alloy thin layer and the noble-metals thin layer by which the laminating was carried out one by one to the base material metal layer on it, and this nickel alloy thin layer uses nickel as a principal component, and is characterized by consisting of an alloy containing at least one sort of Cu, Mn, Mg, Cr, Si, W, Au, Ti, and V.

[Claim 2] The semiconductor chip according to claim 1 with which nickel alloy thin layer consists of an alloy which contains at least one sort of P, B, Sn, and Pb further.

[Claim 3] The semiconductor chip according to claim 1 or 2 with which a base material metal layer consists of an aluminum system metal.

[Claim 4] The semiconductor chip according to claim 1 to 3 to which surface preparation of the front face of a base material metal layer is carried out in the palladium water solution.

[Claim 5] The semiconductor chip according to claim 1 to 4 with which a noble-metals thin layer consists of Au, Pt, Pd, Pd-Pb-P, Pd-Pb-B, Pd-Pb-In, Pd-Pb-Sn-P, Pd-Pb-Sn-B, Pd-Sn-P, Pd-Sn-B, Pd-Sn-In, nickel-Pd, Pd-nickel-Sn, Pd-Pb-In-P, or Pd-Pb-Sn-In-P.

[Claim 6] On the base material metal layer which constitutes the input/output terminal of a semiconductor chip, by the electroless deposition method Use nickel as a principal component and the nickel alloy thin layer containing at least one sort of Cu, Mn, Mg, Cr, Si, W, Au, Ti, and V is formed. Furthermore, the formation approach of the terminal of the semiconductor chip according to claim 1 to 5 which forms a noble-metals thin layer by the electroless deposition method on the nickel alloy thin layer, and is characterized by heat-treating.

[Claim 7] The formation approach according to claim 6 which forms a nickel alloy thin layer by the electroless deposition method on it after carrying out surface treatment of the front face of a base material metal layer in a palladium water solution.

[Claim 8] The formation approach according to claim 7 which carries out surface treatment of the front face of a base material metal layer in a palladium water solution after washing with an etching reagent.

[Claim 9] The junction approach of the semiconductor chip characterized by joining both by heating the electrode pad of a wiring substrate and superposition which should carry this semiconductor chip for the input/output terminal of a

semiconductor chip according to claim 1 to 5, and its overlapping part.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor chip which has the input/output terminal which raised the adhesion to a substrate, and bonding nature. Moreover, this invention relates to the formation approach of the terminal of such a semiconductor chip, and the junction approach with the electrode pad of a wiring substrate.

[0002]

[Description of the Prior Art] Although the wireless-bonding methods, such as the wire-bonding method, and the golden bump method and the solder bump method, are conventionally adopted as an approach of mounting a semiconductor chip in a substrate, especially, in recent years, with high-density-assembly-izing of a semiconductor device, the component-side product of a semiconductor chip can be reduced on the occasion of manufacture of MCM (Multi-Chip Module), and the activity of the advantageous solder bump method is increasing also in respect of mounting cost.

[0003] By the way, generally the input/output terminal of a semiconductor chip consists of aluminum system metals, such as aluminum or an aluminum alloy.

However, since an aluminum system metal has low soldering nature, even if it forms a direct solder bump in the aluminum system metal which constitutes the input/output terminal of a semiconductor chip and mounts her in a substrate, it cannot fully raise the adhesive property or bonding nature to a substrate. Moreover, the corrosion resistance of the terminal which consists only of an aluminum system metal is also low. Therefore, the approach of forming a direct solder bump in the terminal which consists of an aluminum system metal is not suitable for manufacture of MCM.

[0004] Then, forming barrier metal, such as nickel, copper, and chromium, with a vaccum method, and, forming a dozens of micrometers solder bump with a vaccum method subsequently to a it top on an input/output terminal, first, as the formation approach of the solder bump to the input/output terminal which consists of an aluminum system metal, is made.

[0005]

[Problem(s) to be Solved by the Invention] However, since the large-scale manufacturing facility was essentially needed and productivity also became low in order to form a solder bump in the input/output terminal of a semiconductor chip with a vaccum method further after forming barrier metal with a vaccum method, there was a problem that mounting cost became high as a result. Moreover, there was also a problem that it became difficult to secure the junction dependability when a bump's height direction tending to become an ununiformity when two or more bumps are formed, therefore connecting two or

more bumps simultaneously about all bumps.

[0006] Furthermore, when a semiconductor chip was direct joined to a substrate using the conventional solder bump, there was also a problem that poor junction may arise between the input/output terminal of a semiconductor chip and a solder bump with the stress of solder.

[0007] Moreover, although the repair (restoration) process of removing LSI generally joined once by the time it faced mounting LSI in a substrate as a semiconductor chip and resulted in that final mounting, and joining again was included, in the semiconductor chip in which the conventional solder bump was formed, there was a problem that adhesion with the substrate after this repair process was inadequate, and a faulty connection arose by this.

[0008] without this invention tends to solve the technical problem of the above conventional techniques, and raises greatly the soldering nature of the input/output terminal of a semiconductor chip, the adhesion over a substrate, and bonding nature and it forms a solder bump -- a semiconductor chip -- a substrate -- wireless bonding -- direct -- junction dependability -- it enables it to mount highly, and the adhesion of the semiconductor chip in a repair process is raised, and it aims at the ability to be made to carry out to a substrate at low cost high density assembly of the semiconductor chip by that cause.

[0009]

[Means for Solving the Problem] this invention person for the input/output

terminal of a semiconductor chip, especially the terminal which consists of an aluminum system metal A specific nickel alloy thin layer is first formed by an electroless deposition method etc. next When a noble metals thin layer is formed by an electroless deposition method etc. on the nickel alloy thin layer, the soldering nature of a terminal, The adhesion and bonding nature to a substrate, and corrosion resistance improve by leaps and bounds, and junction dependability also increases greatly, and it came to complete a header and this invention for the ability of the above-mentioned object to be attained.

[0010] That is, an input/output terminal consists of nickel alloy thin layer and the noble metals thin layer by which the laminating was carried out one by one to the base material metal layer on it, this nickel alloy thin layer uses nickel as a principal component, and this invention offers the semiconductor chip characterized by consisting of an alloy containing at least one sort of Cu, Mn, Mg, Cr, Si, W, Au, Ti, and V.

[0011] This invention as the formation approach of the input/output terminal of such a semiconductor chip on the base material metal layer which constitutes the input/output terminal of a semiconductor chip moreover, by the electroless deposition method nickel is used as a principal component, the nickel alloy thin layer containing at least one sort of Cu, Mn, Mg, Cr, Si, W, Au, Ti, and V is formed, and the approach which forms a noble metals thin layer by the electroless deposition method on the nickel alloy thin layer, and is

characterized by heat-treating is offered further.

[0012] Moreover, the approach of joining both is offered by heating the electrode pad of a wiring substrate and superposition which should mount this semiconductor chip for the input/output terminal of a semiconductor chip, and its overlapping part as an approach of mounting the semiconductor chip which has such an input/output terminal in a substrate.

[0013] Hereafter, this invention is explained to a detail.

[0014] The semiconductor chip of this invention is characterized by carrying out the laminating of the nickel alloy thin layer 3 and the noble-metals thin layer 4 one by one on the base material metal layer 2 which constitutes the input/output terminal of the silicon substrate 1 of a semiconductor chip, as shown in drawing 1. Here, the passivation layer 5 is formed in the side face of the base material metal layer 2.

[0015] As a base material metal layer 2 which constitutes an input/output terminal, aluminum system metals, such as aluminum currently conventionally used as a terminal ingredient of a semiconductor chip or an aluminum alloy, can be used preferably.

[0016] In this invention, the nickel alloy thin layer 3 on the base material metal layer 2 uses nickel as a principal component, and is taken as the thin layer which consists of an alloy containing at least one sort of Cu, Mn, Mg, Cr, Si, W, Au, Ti, and V. This nickel alloy thin layer 3 may be made to contain one or more sorts of other elements, such as P, B, Sn, and

Pb, further. It is desirable to consider as thin layers, such as nickel-Cu-P and nickel-Mn-P, from the point of diffusibility especially.

[0017] If the thin film of such a specific alloy content is formed and heat-treated on the occasion of formation of the nickel alloy thin layer 3 so that it may mention later, by that interface, a component metal will carry out counter diffusion of the base material metal layer 2 which consists of this alloy thin layer, an aluminum system metal, etc. easily, and will alloy it. Therefore, the nickel alloy thin layer 3 has high adhesion reinforcement to the base material metal layer 2. Therefore, the bonding strength at the time of mounting a semiconductor chip in a substrate can be raised greatly. For example, if a nickel-Cu-P thin layer (3 micrometers in thickness) is formed as a nickel alloy thin layer 3 on the base material metal layer 2 which consists of an aluminum system metal, Au thin layer (0.1 micrometers in thickness) is formed as a noble-metals thin layer 4 on it and it heat-treats at the temperature of 150-550 degrees C, the tensile strength of the perpendicular direction of the terminal obtained will serve as 400 - 500 g/cm² and a large value. On the other hand, although the nickel-P thin layer (3 micrometers in thickness) was formed on the base material metal layer of the input/output terminal which consists of an aluminum system metal, and Au thin layer (0.1 micrometers in thickness) was formed on it and heat-treated at the same temperature, vertical tensile strength is only 100 - 200 g/cm².

[0018] Although the thickness of the

nickel alloy thin layer 3 changes with mounting approaches to the wiring substrate of the semiconductor chip concerned etc., it is preferably set to about 1-10 micrometers about 0.3-20 micrometers.

[0019] In the formation approach of the terminal of the semiconductor chip of this invention, such a nickel alloy thin layer 3 is formed by the electroless deposition method. It becomes easy to vary in predetermined thickness and to form a nickel thin layer on two or more input/output terminals, by this, that there is nothing.

[0020] Electroless deposition liquid, plating conditions, etc. which are used by the electroless deposition method can be chosen suitably. When forming a nickel-Cu-P alloy layer as a nickel alloy thin layer 3, for example, as a nickel alloy plating bath a nickel sulfate 1 - 100 g/l -- desirable -- 3 - 20 g/l and a copper sulfate -- 0.1 to 50 g/l Preferably 1 - 10 g/l, potassium acetate, or 0.1-100g [l.] potassium citrate, desirable -- 3 - 20 g/l and the Rosell salt -- preferably one to 100 g/l 5 - 30 g/l and a 1-50g [l.] hypophosphorous acid potassium The nickel-sulfate water solution which consists of 3 - 30 g/l preferably can be used, and the nickel alloy thin layer 3 can be preferably formed by carrying out electroless deposition on pH 3-10 and the conditions preferably of [pH 4-8 and 50-100 degrees C of bath temperature] 85-95 degrees C. furthermore -- such nickel-plating liquid -- lead acetate -- 0.01 to 10 g/l, it is desirable to add 0.05 - 5 g/l preferably, when forming a good deposit.

[0021] Moreover, in order to raise the

adhesion of the nickel alloy thin layer 3 and the base material metal layer 2 in advance of non-electrolyzed nickel alloy plating, especially the thing that an etching reagent washes the front face of the base material metal layer 2 if needed, and is done for surface treatment in the palladium water solution is desirable.

[0022] In this case, it is desirable to use HNO₃ water solution 1 to 5% as an etching reagent from the point of the adhesion of the input/output terminal and nickel alloy thin layer which consist of an aluminum system metal, and the counter diffusion nature of both layers.

[0023] Moreover, as a palladium water solution for surface treatment, even when an input/output terminal is a fine pattern, palladium can be selectively deposited in the base material metal layer 2, and the thing of a presentation which moreover etches a semiconductor chip or is not polluted is used. for example, -- as a desirable palladium water solution -- a 0.01-10g [l.] palladium chloride -- desirable -- 0.1 - 3 g/l, and the 35% hydrochloric acid 0.01 - 50 ml/l -- desirable -- 0.1 - 10 ml/l and potassium citrate -- the chlorination PARAJIMU water solution which consists of 3 - 50 g/l preferably can be illustrated one to 100 g/l. Moreover, it is desirable pH 1-11 and to use such a palladium-chloride water solution at 5-50 degrees C preferably the temperature of 0-70 degrees C with pH 3-9.

[0024] As a PARAJIMU water solution, organic-acid palladium solutions, such as citric-acid palladium, malic-acid palladium, and succinic-acid palladium, etc. can be used other than the above

chlorination PARAJIMU water solutions.

[0025] Thin layers, such as gold, palladium, and platinum, are formed as a noble-metals thin layer 4 on the nickel alloy thin layer 3. Especially, the golden thin layer from points, such as corrosion resistance, is desirable, and it is desirable from soldering nature, stress, the melting point, and the point of diffusibility to form Pd-Pb-P, Pd-Pb-B, Pd-Pb-In, Pd-Pb-Sn-P, Pd-Pb-Sn-B, Pd-Sn-P, Pd-Sn-B, Pd-Sn-In, nickel-Pd, Pd-nickel-Sn, Pd-Pb-In-P, or Pd-Pb-Sn-In-P.

[0026] Although the thickness of the noble-metals thin layer 4 changes with heating means to use it in case a semiconductor chip is mounted in a wiring substrate etc., it is more preferably set to about 0.01-5 micrometers about 0.01-30 micrometers about 0.005-50 micrometers.

[0027] Such a noble-metals thin layer 4 can be preferably formed by the electroless deposition method, and can choose electroless deposition liquid, plating conditions, etc. to be used suitably. As liquid gilding, for example, KAu (CN)20.1 · 30 g/l, Preferably 0.5 · 10 g/l, potassium citrate or ammonium 0.5 · 200 g/l, 5 · 50 g/l and the need are accepted preferably. KOH 0.1 · 20 g/l, Preferably 0.5 · 5 g/l or 1-100g [l.] hypophosphorous acid ammonium, The gold cyanide potassium water solution which consists of l. in 3-50g /preferably can be used, and the noble-metals thin layer 4 can be preferably formed by carrying out electroless deposition on pH 2-10 and the conditions preferably of [pH 3-8 and 30-100 degrees C of bath temperature]

60-95 degrees C.

[0028] In the formation approach of the terminal of the semiconductor chip of this invention, it heat-treats, after forming the noble-metals thin layer 4. By this, diffusion of a component metal is made to cause mutually by the interface of each class of the base material metal layer 2 of the input/output terminal of a semiconductor chip, the nickel alloy thin layer 3, and the noble-metals thin layer 4, it alloys, and it becomes possible to raise the adhesion reinforcement of each class greatly.

[0029] Although heat treatment temperature can be suitably defined according to the class of configuration metal of the base material metal layer 2, the nickel alloy thin layer 3, and the noble-metals thin layer 4 etc., it is desirable to usually consider as 150-550 degrees C.

[0030] Thus, in the semiconductor chip of this invention in which the terminal was formed, the input/output terminal of a semiconductor chip and the electrode pad of a wiring substrate are joinable to the electrode pad of the wiring substrate in which a semiconductor chip should be carried for the input/output terminal by heating superposition and its overlapping part with heating means, such as infrared radiation, a supersonic wave, and a heating child, and pressurizing them simultaneously preferably. For example, when the solder layer is formed in the electrode pad front face of a wiring substrate, it can mount in a wiring substrate direct by doubling the input/output terminal of a semiconductor chip in a direct pile, and carrying out

thermocompression bonding to the solder layer at the temperature of about 200-300 degrees C. In addition, it can join good also by the TAB method and the semiconductor chip of this invention can be joined good also by the junction approach using conductive resin and anisotropy electroconductive glue.

[0031]

[Function] Since the input/output terminal consists of base material metal layers, such as aluminum, and the nickel alloy thin layer and noble-metals thin layer which the laminating was improved one by one by adhesion on it, the semiconductor chip of this invention becomes that the soldering nature of a terminal, the adhesion over a substrate, bonding nature, and whose corrosion resistance improved by leaps and bounds. Surface treatment of the base material metal layer of an input/output terminal is especially carried out in a palladium water solution beforehand. Nickel alloy thin layers, such as nickel-Cu-P, are formed by the electroless deposition method on it. Furthermore, on it, by the electroless deposition method Pd-Pb-P, Pd-Pb-B, Pd-Pb-In, Pd-Pb-Sn-P, Pd-Pb-Sn-B, Pd-Sn-P, Pd-Sn-B, Pd-Sn-In, nickel-Pd, Forming noble-metals thin layers, such as Pd-nickel-Sn, Pd-Pb-In-P, or Pd-Pb-Sn-In-P, the adhesion of the semiconductor chip of this invention which heat-treated further and was obtained of each class on an input/output terminal improves greatly, and it serves as a terminal which was excellent in dependability. Therefore, it becomes possible to re-mount the bare chip of a semi-conductor in a substrate by the

adhesion reinforcement which became possible [mounting in a wiring substrate direct], and was excellent in wire loess also in the repair process. Therefore, it becomes possible by using the semiconductor chip of this invention to raise the productivity of MCM greatly.

[0032] Since a nickel alloy thin layer and a noble-metals thin layer can furthermore be uniformly formed on two or more input/output terminals in this case at predetermined thickness, in manufacture of MCM, it becomes possible to secure the connection dependability of two or more terminals of all.

[0033]

[Example]

The aluminum terminal of 2-micrometer thickness which is the input/output terminal of example 1 C-MOS was first washed for 2 minutes at 30 degrees C using the neutral solvent, and pure-water washing was carried out. Furthermore, in order to remove an aluminum oxide, 1%, by HNO₃, it processed for 30 seconds and pure-water washing was carried out.

[0034] Subsequently, the palladium-chloride water solution which consists of palladium-chloride 0.1 g/l and 35% hydrochloric-acid 0.1 ml/l and potassium citrate 2 g/l was prepared as palladium surface treatment liquid, and surface treatment of the aluminum terminal was carried out to this water solution by being immersed for 40 seconds at pH4.2 and 10 degrees C. The very thin palladium film was formed in the front face of an aluminum terminal of this surface treatment.

[0035] Next, the nickel-sulfate water solution which consists of nickel-sulfate

10 g/l, potassium citrate 20 g/l, a 5g [l.] copper sulfate, Rosell salt 20 g/l, and hypophosphorous acid soda 20 g/l was prepared as electroless-nickel-plating liquid, this water solution was used, and electroless deposition was performed for 20 minutes at pH5.0 and 90 degrees C to the aluminum terminal with which surface treatment was performed. Consequently, the non-electrolyzed nickel alloy deposit (alloy presentation: nickel89%, Cu5%, P6%) with a thickness of 5 micrometers was formed.

[0036] Next, the gold cyanide potassium water solution which consists of KAu(CN)_2 10 g/l, 20g [l.] potassium citrate, and hypophosphorous acid soda 10 g/l was prepared as non-electrolyzed liquid gilding, this water solution was used, and radio solution gold plate was performed for 10 minutes at pH5 and 90 degrees C to the aluminum terminal with which the non-electrolyzed nickel alloy deposit was formed in the front face. Consequently, the gold plate layer with a thickness of 0.1 micrometers was formed. This was washed and dried with pure water, it heat-treated by baking for 20 minutes by 350 more degrees C and 10^{-3} Torr, and the semiconductor chip of this invention was obtained.

[0037] Thus, the input/output terminal of the obtained semiconductor chip was soldered to the solder plating line, and the vertical hauling peel test was performed. Consequently, peel strength was 460 - 480 g/cm².

[0038] Moreover, the semiconductor chip obtained as mentioned above was mounted in the wiring substrate with the COB technique. That is, alignment of the

input/output terminal section of a semiconductor chip was carried out to the solder electrode pad of a rigid glass epoxy wiring substrate, thermocompression bonding was carried out at 260 degrees C, and both were joined. The connection tooth space which mounting of a semiconductor chip takes the same semiconductor chip by this compared with the case where it mounts in a wiring substrate, by wire bonding became abbreviation 1/10, mounting cost also became abbreviation 1/10, and since the wiring distance which mounting of a semiconductor chip takes was shortened further, the speed of response was also able to be shortened to abbreviation 1/3. Moreover, also in the repair process at the time of mounting, the semiconductor chip was joinable good.

[0039] It replaced with formation of the non-electrolyzed nickel alloy deposit (alloy presentation: nickel89%, Cu5%, P6%) of example of comparison 1 example 1, and except forming the non-electrolyzed nickel alloy layer (alloy presentation: nickel91%, P9%) which does not contain Cu, the example 1 was repeated and the semiconductor chip of the example of a comparison was formed.

[0040] When the peel strength of the input/output terminal of this semiconductor chip was tested like the example 1, it did not pass over peel strength to 220 g/cm².

[0041] Moreover, when mounted in the glass epoxy wiring substrate like the example 1, it turned out that joining becomes poor selectively in a repair process, and the adhesion reinforcement of an input/output terminal is insufficient.

[0042]

[Effect of the Invention] According to the semiconductor chip of this invention, it becomes possible to mount a semiconductor chip by low cost directly by wireless bonding to a substrate, without the soldering nature of an input/output terminal, the adhesion over a wiring substrate, and bonding nature improving greatly, and forming a solder bump. Furthermore, it becomes possible to mount a semiconductor chip in a substrate by the adhesion reinforcement which was excellent also in the repair process.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of the semiconductor chip of this invention.

[Description of Notations]

- 1 Silicon Substrate
 - 2 Base Material Metal Layer
 - 3 Nickel Alloy Thin Layer
 - 4 Noble-Metals Thin Layer
 - 5 Passivation Layer
-

[Translation done.]